

III Informatica A
Programma svolto di “Sistemi e Reti”

Transistor e porte logiche: Circuiti minimi per la realizzazione delle porte NOT, AND e OR con i transistor.

Latch e flip flop come elementi fondamentali di memoria. Stati stabili e metastabili di un sistema.

Relazione fra numeri di transistor di un sistema e sua potenza di calcolo.

Memorizzazione delle prime 11 potenze positive di 2.

Installazione di più sistemi operativi, bootloader, POST e UEFI.

Struttura dell'elaboratore:

Architettura di Von Neumann: CPU, RAM, periferiche e struttura a Bus.

Struttura dei dischi fissi: MBR, partizioni (primarie, estese e logiche): Cilindro, testina (traccia) e settore (coordinate CHS) e LBA.

Processo di Bootstrap, BIOS e CMOS. UEFI e GPT.

Elementi fondamentali della CPU Intel 80386: Control Unit, registri, modalità di indirizzamento della memoria, Bus Unit Interface, Bus interni e ALU.

Segmentazione della memoria e segmenti di un processo: Code (Text), Data e Stack.

Memoria Virtuale e paginazione della memoria: MMU, frammentazione interna ed esterna. Calcolo della pagina ottimale per la RAM e per i filesystem.

Istruzioni Assembly della CPU Intel 80386: Creazione di variabili globali (DD), MOV, LEA, JMP assoluta e condizionata. Definizioni di etichette. PUSH, POP e gestione dello stack (LIFO), ADD, SUB, IMUL, IDIV. Operazioni logiche AND, OR, NOT, XOR.

Traduzione di semplici programmi dal C all'Assembly:

Traduzione dei costrutti

if then

if then else

while

for

Gestione di condizioni multiple

Gestione dei vettori attraverso indici (spiazzamento) e basi.

Gestione degli indirizzi di memoria ed equivalente con & del C.

Programmazione strutturata: definizione, uso e traduzione di funzioni semplici: protocollo di passaggio dei parametri, valore di ritorno, uso dello stack per variabili locali e statiche (su altri segmenti).

Call e Ret.

Funzioni ricorsive.

Cenni alla gestione degli interrupt.

Cenni alla struttura delle CPU AMD64 e ARM32. Registri dell'AMD64 e cenni alla sintassi AT&T per processori ARM. Struttura del Raspberry PI.

Protocolli di basso livello per lo scambio dei dati (cenni): I2C, SPI, UART (seriale).

Definizione di indirizzo Ipv4, IP pubblici, privati e classi di reti. Cenni al subnetting fisso. Funzione della maschera per dividere l'indirizzo della rete da quello dell'Host. Maschere in formato standard e CIDR.

Per il laboratorio: corso CISCO ITE

L'insegnante
Tiziano Binda